

ПРОЕКТИРАНЕ НА КЛЮЧОВИ СХЕМИ С ПОЛЕВИ ТРАНЗИСТОРИ

Иван Илиев Стоянов, Георги Тодоров Николов

Технически Университет -София , ФЕТТ, кат."Електронна техника" Tel.: (+359 2) 965 26-40,
E-mail: ivansto@vmei.acad.bg; E-mail: gnikolov@vmei.acad.bg

I.Stoyanov, G.Nikolov, Design of Analog FET Switches. The analog switches find many applications in modern electronic industry. For these reasons many engineers and designers faces continuing challenges to maximize the analog switches performance and optimize their characteristics and parameters. In this paper the attention is focused on the implementation of the analog FET switches. In result of author's work a PSpice based design methodology involving fast manual estimation is presented. Computer based simulation has an importance because it can significantly reduce the development time and therefore speed up the design process. The systems approach is incarnated by the here disclosed design steps. Once having built a simulation model, simulation experiments are then performed independently changing the base design parameters or technology used.

1. ВЪВЕДЕНИЕ

Безконтактните елементи за превключване на аналогови сигнали са неизменна част от системите за измерване, контрол и управление. Тяхната висока надеждност е причина да се стеснява все повече кръга на използване на контактните електромагнитни релета. Ето защо редица фирми предлагат на пазара безконтактни ключови елементи в интегрално изпълнение, известни под наименованието аналогови ключове [1], [2], [3].

Принципът на действие, определени теоретични анализи и разновидни схемни решения на ключови елементи са изложени в редица литературни източници.[4], [5]. Авторите на настоящата статия не са срещали обаче материал, който да систематизира основните аспекти на проектирането в един по- pragmaticичен план и особено интегрирането на този процес с PSpice симулации. Именно в това се състои и същността на предложния материал. Конкретната насоченост към базовата схема на електронен ключ с полеви транзистор ще спомогне за по-pragmaticичното усвояване на материала изложена в статията. Това не пречи систематизираната методология за проектиране да се прилага към всяко друго схемотехничко решение.

2. ЕЛЕКТРИЧЕСКА СХЕМА И КРАТКА ТЕОРЕТИЧНА ПОСТАНОВКА

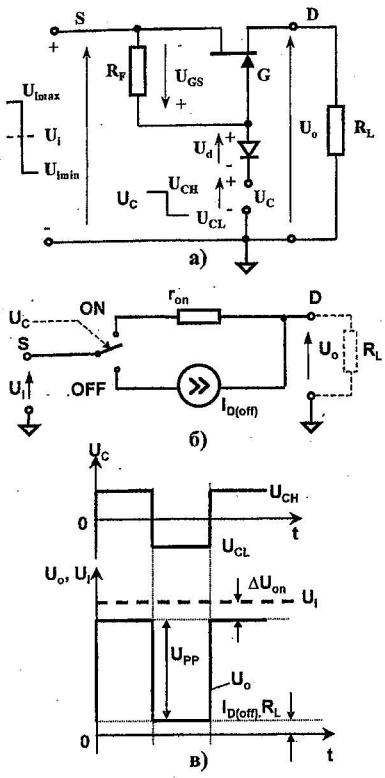
Електрическата схема на последователен NJFET аналогов ключ е показана на фиг.1а. За тази схема ключа се управлява от напрежението U_C , съгласно израза:

$$U_C = U_i + U_{GS} - U_d \quad (1)$$

където U_i е превключваания сигнал, U_{GS} напрежението гейт-сорс на полевия транзистор, U_d напрежението на диода.

Участъкът дрейн-сорс на транзистора е затворен ключ (отпущен транзистор) при $U_{GS}=0$. Тогава от (1) се получава:

$$U_C = U_{CH} \geq U_{i_{max}} - U_{d0} \quad (2)$$



Фиг.1

На фиг.1.в са показани времедиаграмите илюстриращи принципа на действие на ключа, използван като преобразувател на постоянно в променливо напрежение (модулатор).

Амплитудата на променливото напрежение U_{PP} (от връх до връх) не е равна на входното напрежение U_i . Грешката в преобразуването е:

$$\delta_{U_o} = \frac{U_{PP} - U_i}{U_i} \approx -\left(\frac{r_{on}}{r_{on} + R_L} + \frac{I_{D(off)} \cdot R_L}{U_i} \right) \quad (6)$$

3. МЕТОДИКА ЗА ПРОЕКТИРАНЕ

В методиката за проектиране са заложени четири фази, изложени по-долу както следва:

3.1. Задание за проектиране

Заданието за проектиране определя основни технически показатели, които са функция от спецификата на приложение на аналогияния ключ. За конкретност приемаме следните основни изходни данни за проектиране:

- Входно (комутирано) напрежение: $U_i = \pm 10V$; • Товарно съпротивление: $R_L \geq 1k\Omega$;
- Управление с TTL логически нива 0V и 5V

3.2. Избор на елементи и пресмятане на основни параметри

Максималният ток през отпушения транзистор е:

$$I_{on,max} = \frac{U_{max}}{R_{load}} = 10mA \quad (7)$$

Подходящи са транзистори с малко съпротивление дрейн-сорс и малък ток при запущено състояние. От каталога на фирмата *National Semiconductor* [7] избираме NJFET транзистора 2N4392 със следните основни параметри:

Транзистор 2N4392

Пробивни напрежения (при 1mA)	$BV_{GSS} \geq 40V$ $BV_{GDO} \geq 40V$
Ток на запущен транзистор ($V_{DS} = 20V$; $V_{GS} = -7V$)	$I_{Doff} \leq 0,1nA$
Прагово напрежение ($V_{DS} = 20V$; $I_D = 1nA$)	-2V $< V_p < 5V$
Дрейнов ток ($V_{DS} = 20V$; $V_{GS} = 0V$)	25mA $< I_{DSS} < 75mA$
Съпротивление на отпущен транзистор ($I_D = 1mA$)	$r_{DS(on)} = r_{on} < 60\Omega$

Използвайки изрази (1), (2) и (3) определяме:

- 1) Високо ниво U_{CH} на управляващия сигнал: $U_{CH} > U_{max} = 10V$.
- 2) Ниско ниво на управляващия сигнал: $U_{CL} < U_{Pmin} + U_{Imin} - U_d = -15,7V$.

Избираме $U_{CH} = 12V$ и $U_{CL} = -16V$.

3) Проверяваме границите, в които се намира запушващото напрежение на транзистора. Използвайки (1) то трябва да обезпечава надеждно запушване и да не превишава пробивното напрежение BV_{GSS} за входни напрежения в обхвата $\pm 10V$.

$$U_{GS} = U_C - U_i - U_d; U_{GS,max} = -26,7V < |BV_{GSS}| = 40V; U_{GS,min} = -6,7V < U_{Pmin} = -5V$$

4) Избор на съпротивлението R_F . Съпротивлението R_F представлява входно съпротивление за ключа при запущен транзистор и определя тока през отпушения диод: Избираме $R_F = 100k\Omega$. Този избор определя максимален и минимален ток през отпушения диод съответно: $I_{F,max} = 0,267mA$ и $I_{F,min} = 53\mu A$.

5) Изчисляваме мултиплективната (4) и адитивната (5) съставки на грешката, както и грешката на схемата в качеството на преобразувател на постоянно в променливо напрежение (6). Резултатите от изчисленията са нанесени в таблица 1.

3.3. PSpice симулации и оптимизация

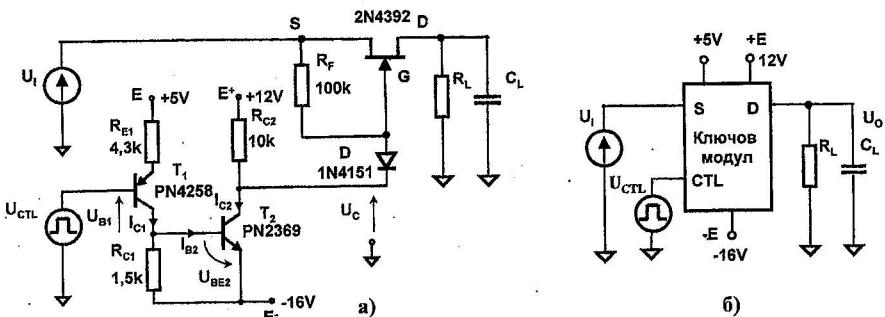
Целта на PSpice симулациите е както да се проверят и прецизират основните параметри на ключовия модул, така и да се извърши анализ на бързодействието и честотните характеристики на схемата.

Симулационно тестване се извършва върху ключовата схема съвместно със схемата за управление - фиг2а. За уеднаквяване със схемите за тестване давани в каталогите на този вид електронни компоненти [1], [2], [3], [7], целесъобразно е ключовият модул да се представи като подсхема, както е показано на фиг.2б. Редът за провеждане на процедурите е следния:

3.3.1 Симулационно тестване на статичните характеристики

Извършва се за затворен и за отворен ключ. Целевата функция на тези анализи обхваща:

- Определяне на статичните грешки на ключа и тяхната зависимост от различните режими на работа;



Фиг. 2

- Сравняване на резултатите от симулационното изследване с предварителните инженерни разчети и оценка на достоверността на получените резултати (таблица 1);
- Оптимизация на проекта.

Таблица 1

	$\delta_{on} = \delta_{U_{on}}$	$\Delta_{U_{off}} = \Delta_{U_{on}}$
($R_F = 1k\Omega$)	Изчислена, %	Симулация, %
$U_i = +10V$	-5,66	-6,5
$U_i = 0V$	-5,66	-5,3
$U_i = -10V$	-5,66	-4,3
	Изчислена, nV	Симулация, mV
	-100	-15,64
	-100	-15,5
	-100	-15,49

Затвореното състояние на ключа е свързано с мултипликативната грешка (израз (4) и таблица 1). Причината за варирането на мултипликативната грешка в границите от -4,3% до -6,5% е нелинейната зависимост на съпротивлението на ключа от входното напрежение.

При отворен ключ се проявява адитивната грешка (израз (5) и таблица 1). Разликата между изчислените стойности за адитивната грешка и резултатите получени чрез симулация се дължи на факта, че при предварителните разчети използваме максималния ток за запущен транзистор $I_{D(on)}$ посочен в каталога, докато в модела на транзистора е заложена типовата стойност.

3.3.2 Симулационно тестване във времева област

Пред симулационното тестване във времева област поставяме следните задачи:

- Определяне на статичните параметри на управляващата схема.
- Анализ на цялата ключова схема като се отчита и влиянието на управляващата част на схемата.
- Провеждане на симулациите за големи и малки нива на превключвания и превключващ сигнал и за положителни и отрицателни поляритети на превключваното напрежение.
- Извършване на параметричен анализ с различен товарен капацитет C_L и за различни стойности на R_F .

Анализът на резултатите от допълнително проведените симулационни процеси при вариацията на изходната времеконстанта на модула, съпротивлението R_F и нивата на комутиращия и комутиращ сигнал дават възможност да се направят

Параметър	Схема опитната постановка	Симулация	Спецификация
Захранващи напрежения	$E = 5V; E' = 12V; E'' = -16V$		
Напрежение логическа "1"		5V	±11.23V
Напрежение логическа "0"		0V	±10.2V
Отдаван ток при логическа "1"		19,7 pA	≤10 pA
Отдаван ток при логическа "0"		-12,8 μA	≤15 μA
Параметри при различни честотни ленти			
Обхват на аналоговите сигнали		± 10V	± 10V
Съпротивление при включено състояние R_{on}		56Ω	≤60 Ω
Входен ток на утечка при изключено състояние $I_{S(off)}$		134 μA	≤200 μA
Изходен ток на утечка при изключено състояние $I_{D(off)}$		15,4 pA	≤100 pA
Параметри при комутиране			
Време на включване t_{on}^+		1 μs	≤1.5 μs
Време на изключване t_{off}^+		710 ns	≤1 μs
Време на включване t_{on}^-		2,22 μs	≤2.5 μs
Време на изключване t_{off}^-		188 ns	≤300 ns
Честотна лента за затворен ключ f_{3dB}		114MHz	≤100 MHz
Подтискане на сигнала за отворен ключ ($f=100MHz$)		-44dB	≤-40dB

следните изводи:

- 1) Десеткратно увеличаване на товара увеличава чувствително времената на изключване (около 4 пъти), като едновременно с това намалява незначително времената на включване.
- 2) Десеткратното увеличаване на R_F води до значително увеличаване на времето на включване за положителен и отрицателен комутиран сигнал.
- 3) Нивото на комутираания сигнал влияе несъществено върху времевите параметри.
- 4) Бързодействието на ключа се повишава значително при комутация на по-ниски сигнали при съответното намаляване на нивото на управляващите импулси.

3.3.3 Симулационно тестване в честотна област

Пред изследването в честотна област се поставят две основни задачи:

- Снемане на АЧХ на затворения ключ и определяне на пропусканата честотна лента.
- Снемане на АЧХ на отворения ключ и определяне на коефициента на затихване на сигналите.

3.3.4 Заключително тестване

В заключителното тестване се провеждат симулационни процедури целящи определяне на основните параметри на модула, така както се дефинират от повечето фирми производители на аналогови ключове. Резултатите съвместно с тези, получени от предшестващите изследвания са основата върху която се изгражда техническата спецификация. Извършват се постояннотокови симулации за определяне на токовите параметри на модула и симулации за определяне на съпротивлението на затворен ключ.

3.4 Съставяне на окончательна техническа спецификация на проекта

В последната фаза от методиката, на базата на обобщените резултати от симулациите и съгласно начина на представяне на данните в повечето от каталогите се съставя окончательна техническата спецификация на ключовия модул. Спецификацията за конкретния пример, заедно със схемите от симулационното тестване са показани в таблица 2.

ЗАКЛЮЧЕНИЕ

Описаната в настоящият доклад методика за проектиране е базирана на PSpice програмната среда. В тази методика е приложен системния подход обхващащ следните основни моменти:

1. Теоретичен анализ изяснява поведението на изследвания обект при определени условия и влиянието на различните фактори върху неговата техническа характеристика.
2. Предварителни инженерни разчети ориентират в количествените измерения на основните параметри на проекта.

Както теоретичният анализ така и инженерните разчети са безусловно необходима изходна база за планиране и провеждане на експерименталната дейност.

3. PSpice анализите:
 - Утвърждават правилността на теоретичните постановки;
 - Позволяват многовариантни анализи и оптимизация;
 - Способстват за съставяне на техническата спецификация на проекта.

Независимо, че в статията подчинено на гореизложения подход е разгледана последователната клочова схема, методиката е лесно адаптируема за останалите видове полеви транзистори (FET и MOSFET), независимо от това дали са в дискретно изпълнение или са част от компонентите на системите за автоматизирано проектиране на интегрални схеми.

ЛИТЕРАТУРА

- [1] TEMIC "Analog Switching Products", 1997
- [2] Vishay "Analog Switches", 2000 ,(www.vishay.com/products)
- [3] Advanced Linear Devices, Inc. "Analog Switches" , Datasheets, 1992
- [4] Horowitz P., Hill W., "The Art of Electronics", Cambridge University Press , 1989
- [5] Tietze U. , Schenk Ch. "Halbleiter-Schaltungstechnik" Springer-Verlag, 1980
- [6] Шойкова Е., Цанова С., Колев Д., Пандиев И., "Методология на проектиране на електронни схеми с PSpice", София, ТУ-София Databook, 2000
- [7] National Semiconductor. "Discrete Semiconductor Products" , Databook, 1989