

ПРЕДВАРИТЕЛНА ОЦЕНКА НА СТАБИЛНОСТТА НА ИЗХОДНИТЕ ПАРАМЕТРИ ПРИ ПРОЕКТИРАНЕ НА CMOS ИНТЕГРАЛНИ СХЕМИ

д-р инж. Емил Димитров Манолов, E-mail: edm@vmei.acad.bg
Технически университет - София, кат. "Електронна техника"

PRELIMINARY EVALUATION OF THE OUTPUT PARAMETER'S STABILITY IN CMOS INTEGRATED CIRCUIT DESIGN. *Methodology for a preliminary evaluation of the output parameter's stability in CMOS integrated circuit design is presented. The evaluation could be obtained by using a Monte Carlo analysis. For computations of values of the examined output parameters, when different combinations of input parameters have been done, an analytic model of the circuit is used. In this connection the basic parameters of electrical model of CMOS transistors, its dependence from variance of technological process and its correlation are considered. The basic stages of the methodology for a preliminary evaluation of the output parameter's stability are discussed. An example for evaluation of the switching current stability of CMOS current comparator is presented too.*

The positive sides of the presented methodology are: the possibility for simple realization of the computational procedures with popular programs (Excel, DaDisp, Mathcad, etc.); the universality of the developed applications; the enhanced computation speed and improved effectiveness of the analyses.

I. Въведение

Получаването на схеми със стабилни параметри, нечувствителни към вариациите на производствения процес и неидеалността на полупроводниковите елементи е основна цел при проектирането на интегрални схеми. За определяне на номиналните значения на изходните величини и техните толеранси, във функция от номиналните значения и толерансите на елементите на схемата, се използва най-често метода Монте Карло [1], [2]. Обикновено той се прилага на някоя от последните фази от проектирането на схемата, след нейното оразмеряване, симулации и окончателно уточняване на стойностите на елементите. Извършва се най-често със симулатора PSpice и се характеризира с висока точност на получените резултати, но и с голяма продължителност на симулациите. Резултатите от този анализ служат за оценка на качеството на проекта и са основен критерий при вземане на решение за производство на схемата. В много случаи, нездадоволителните резултати, водят до необходимостта от съществени модификации на схемното решение, или до замяната му с друго, при което целият цикъл на проектиране се повтаря отново. В тази връзка, съществено значение за ефективността на проектирането придобива началния етап на анализ и планиране, при който различни схемни решения, изпълняващи едни и същи функции, се сравняват по обобщени критерии и показатели. В резултат, от многото възможни решения, се избират две или три, за които се прилага описаната по-горе процедура на оразмеряване, симулация и статистически анализ. Предварителната оценка на различните схеми би била по-прецизна, ако се използва и информация за стабилността на изходните параметри на различните варианти на схемите във функция от толерансите на изграждащите ги компоненти. На на-

чалния етап от проектирането, когато схемите не са напълно оразмерени и постияннотоковите режими не са окончателно уточнени, тази информация може да бъде получена само чрез изследване на аналитичните зависимости на изходните величини, получени при теоретичния анализ на схемите.

В статията е представена и изследвана опростена методика за оценка на стабилността на изходните параметри на CMOS интегралните схеми още на етапа на предварителен анализ на проекта. Описана е методологията на изследването и е разгледан пример за приложението ѝ при анализа на CMOS токов компаратор.

II. Основни зависимости при CMOS транзисторите.

II.1. Модели на MOS транзисторите, използвани при теоретичния анализ на схемите.

При теоретичния анализ на CMOS схемите дрейновият ток се описва със следните изрази:

$$(1) \quad I_D = \frac{\beta}{2} (V_{GS} - V_T)^2 (1 + \lambda V_{DS}) \quad (2) \quad I_D = \beta (V_{GS} - V_T - \frac{V_{DS}}{2}) V_{DS} (1 + \lambda V_{DS})$$

Първото равенство е в сила при работа на MOS транзистора в областта на насищане (пентоден режим), а второто - при работа в линейната област (триоден режим). В тези две уравнения съществуват 6 параметъра, които определят връзката между конструкцията и технологията на прибора и електрическите му характеристики. Това са: специфичната стръмност на n-MOS и p-MOS транзисторите β_n и β_p ; праговите напрежения V_{Tn} и V_{Tp} ; коефициентите на модулация на дължината на канала λ_n и λ_p .

II.2. Зависимост на параметри на MOS транзисторите от вариациите на производствения процес.

Стойностите на посочените по-горе шест параметъра са функция от основните параметри на технологията - вид и дебелина на окиса под гейта, концентрация на примесите в дифузните области, подвижност на токоносителите, характеристики на изходната пластина и др. При производствения процес тези технологични параметри се променят случайно (най-често по нормален закон) около номиналната си стойност. Това води до промяна и на параметрите β_n , β_p , V_{Tn} , V_{Tp} , λ_n и λ_p , а оттам и до промяна на електрическите характеристики на транзисторите. В резултат, изходните характеристики на CMOS схемите също се променят спрямо предварително изчислените номинални стойности. Целта на прилагания анализ Монте Карло е още на началните етапи от проектирането да се моделират посочените промени в изходните параметри на CMOS схемите така, че да се получат ориентировъчни данни за техните отклонения от номиналните им значения. Като входни променливи при анализа се използват посочените шест параметъра на CMOS транзисторите - β_n , β_p , V_{Tn} , V_{Tp} , λ_n и λ_p .

II.3. Корелация между параметрите на CMOS транзисторите.

Задачата за генериране на шестте входни променливи се усложнява поради съществуващата корелация между стойностите на основните параметри на CMOS интегралните транзистори. Тя се дължи на влиянието на някои от параметрите на производствения процес едновременно (но по различен начин) върху параметрите на транзисторите. Така например, дебелината на окиса под гейта влияе върху правовите напрежения и специфичната стръмност на транзисторите и води до корелация между стойностите им. Тази корелация е отрицателна, защото увеличението на дебелината на окиса води до увеличаване на правовото напрежение V_t и до намаляване на β .

табл.1. Корелационна матрица за CMOS транзистори.

	V_{tp}	V_{tn}	β_p	β_n	λ_p	λ_n
V_{tp}	1	-0.246	-0.248	-0.132	0.036	0.054
V_{tn}	-0.246	1	0.237	0.039	0.033	-0.146
β_p	-0.248	0.237	1	0.763	0.474	0.446
β_n	-0.132	0.039	0.763	1	0.235	0.763
λ_p	0.036	0.033	0.474	0.235	1	0.318
λ_n	0.054	-0.146	0.446	0.763	0.318	1

Корелационната матрица на шестте параметъра с примерни стойности, характерни за типична CMOS технология, е показана в табл. 1 [4].

III. Методология за предварителна оценка на стабилността на изходните параметри на CMOS интегрални схеми.

Методологията включва следните етапи:

1. Теоретичен анализ на съществуващите схемни решения.

2. Монте Карло анализ:

2.1. Генериране на комбинациите от стойности на входните променливи.

2.2. Изчисляване на стойностите на изходните параметри за всяка комбинация.

2.3. Обработка и визуализация на данните от изчисленията.

3. Анализ и сравнение на получените резултати.

Целта на първия етап от изследването е да се направи теоретичен анализ и с помощта на уравненията (1) и (2) да се изведат формули за зависимостта на оценяваните параметри на схемите от параметрите β_n , β_p , V_{tp} , V_{tn} , λ_p и λ_n на CMOS транзисторите.

Вторият етап е свързан с провеждането на статистическия анализ. За целта се формират комбинациите от входните променливи β_n , β_p , V_{tn} , V_{tp} , λ_p , λ_n . Колкото по-голям е техният брой, толкова по-достоверни са резултатите от анализа. При формирането им трябва да се вземат пред вид двата главни фактора: вариацията на параметрите на CMOS транзисторите спрямо номиналните значения и корелацията между тях. Всеки параметър се представя като сума от фиксирана и случайно променяща се компоненти [3]:

$$(3) \quad P = \mu_p + \sigma_p R$$

където μ_p представлява средната стойност на параметъра, σ_p е стандартното отклонение на P, а R е случаен число със същия тип разпределение като P, но с $\mu_R=0$ и $\sigma_R=1$.

За шестте параметъра се получават следните равенства:

$$(4) \quad \begin{aligned} \beta_n(i) &= \mu_{\beta_n} + \sigma_{\beta_n} \beta'_n(i) & V_{Tn}(i) &= \mu_{VTn} + \sigma_{VTn} V'_n(i) & \lambda_n(i) &= \mu_{\lambda_n} + \sigma_{\lambda_n} \lambda'_n(i) \\ \beta_p(i) &= \mu_{\beta_p} + \sigma_{\beta_p} \beta'_p(i) & V_{Tp}(i) &= \mu_{VTP} + \sigma_{VTP} V'_p(i) & \lambda_p(i) &= \mu_{\lambda_p} + \sigma_{\lambda_p} \lambda'_p(i) \end{aligned}$$

където с i са отбелязани номерата на отделните комбинации от входните променливи, а с индекс (') са отбелязани нормализираните случаен стойности на шестте параметъра, получени на базата на корелационната матрица. В литературата са описани различни процедури за генериране на взимнокорелиирани случаен числа [2,4]. По долу са показани зависимостите, получени в [4], чрез използване на данните от табл.1 и метода "анализ на главните компоненти":

$$(5) \quad \begin{aligned} V'_n &= -0.1943C_1 + 0.7261C_2 + 0.3857C_3 + 0.5148C_4 - 0.1453C_5 \\ V'_p &= 0.1242C_1 - 0.7819C_2 + 0.2870C_3 + 0.5079C_4 + 0.1810C_5 \\ \beta'_n &= 0.8789C_1 - 0.2256C_2 + 0.0890C_3 - 0.0075C_4 - 0.3829C_5 \\ \beta'_p &= 0.9081C_1 + 0.0763C_2 - 0.2961C_3 + 0.1734C_4 - 0.1030C_5 \\ \lambda'_n &= 0.5566C_1 + 0.1026C_2 + 0.7228C_3 - 0.3689C_4 + 0.1299C_5 \\ \lambda'_p &= 0.7833C_1 + 0.3960C_2 - 0.2199C_3 + 0.1167C_4 + 0.3919C_5 \end{aligned}$$

където C_1, C_2, C_3, C_4 и C_5 са набор от пет независими случаен числа, генерирали за всеки набор на входните променливи.

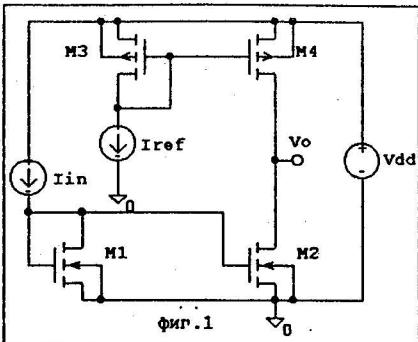
Следва изчисление на стойността на контролираната величина за всяка входна комбинация и обработка и визуализация на получените резултати (определение на математическото очакване, средноквадратичното отклонение и специфични статистически параметри на изследваната величина; начертаване на хистограмата и т.н.).

На последния етап от изследването, получените резултати се анализират за определяне на възможността за приложение на схемата при изпълнение на конкретното задание, както и необходимостта от модифицирането ѝ.

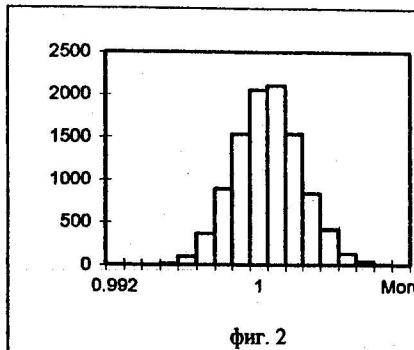
IV. Пример: Анализ на CMOS токов компаратор

Токовите компаратори са схеми, които намират широко приложение в съвременните аналогово-цифрови системи [5]. Принципната схема на основната клетка на токов компаратор е показана на фиг.1.

Схемата сравнява двата тока I_{in} и I_{ref} и, в зависимост от големината им, подава на изхода Vo логическа "1" или логическа "0". В идеалния случай, схемата превключва, когато двата тока (I_{in} и I_{ref}) се изравнят и напрежението на изхода стане $Vo=Vdd/2$. На практика, поради толерансите на параметрите на транзисторите, това условие не се изпълнява винаги. Целта на изследването ще бъде, чрез анализ Монте Карло да се определи средната стойност, толеранса и



фиг. 1



фиг. 2

стандартното отклонение на отношението I_{in}/I_{ref} , при което компараторът се превключва ($V_o = V_{dd}/2$).

Изследването е проведено по методиката, представена в т. III.

1. Извеждане на формула за отношението I_{in}/I_{ref} . При условие, че токовите огледала с NMOS и PMOS транзисторите са с коефициент на предаване 1, за схемата се получават изразите:

$$(6) \quad \frac{I_{in}}{I_{ref}} = \frac{\left(1 + \lambda_p \frac{V_{dd}}{2}\right)\left(1 + \lambda_n V_{GS2}\right)}{\left(1 + \lambda_n \frac{V_{dd}}{2}\right)\left(1 + \lambda_p |V_{GS4}|\right)}; \quad |V_{GS4}| \approx |V_{TP}| + \sqrt{\frac{2I_{ref}}{\beta_p}}; \quad V_{GS2} \approx V_{TN} + \sqrt{\frac{2I_{in}}{\beta_n}}$$

За осигуряване на симетрия в схемата, по аналогия с CMOS инвертора се приема, че $\beta_n = \beta_p$.

2. Монте Карло анализ: Извършва се при следните изходни данни:

$$I_{ref} = 20 \mu A, \quad V_{dd} = 5V, \quad V_{TN} = 0.8V \pm 20\%, \quad V_{TP} = -0.735V \pm 20\%, \\ \beta_n = 75 \mu A/V^2 \pm 30\%, \quad \beta_p = 75 \mu A/V^2 \pm 30\%, \quad \lambda_n = 0.01V^{-1} \pm 30\%, \quad \lambda_p = 0.02V^{-1} \pm 30\%.$$

Изчислителните операции по анализа са извършени с електронната таблица EXCEL 97. За целта, най-напред се генерираят пет независими случаини поредици (C_1, C_2, C_3, C_4 и C_5) с 10000 елемента, разположени в 10000 реда. На тяхна база се изчисляват нормализираните случаини стойности на шестте параметъра, получени на базата на корелационната матрица (уравнения (5)) и след това стойностите на шестте входни вектора (уравнения (4)). Следва изчисление на отношението I_{in}/I_{ref} (уравнения (6)). Формулите за всички уравнения ((5), (4) и (6)) се записват в първия ред на таблицата и след това се задават автоматично за всеки един от останалите 9999 редове. Получените в колоната за I_{in}/I_{ref} резултати се обработват и чрез вградените функции в EXCEL 97 се определят средната стойност на отношението, толеранса и стандартното отклонение: $I_{in}/I_{ref} = 1.01044 \pm 0.711\%$ и $std(I_{in}/I_{ref}) = 0.0024$.

3. Анализ на получените резултати. Полученият резултат за средната стойност на отношението се различава с над 1% от 1. Нещо повече, като се има предвид стойността на стандартното отклонение, може да се направи извода, че

всички стойности на I_{in}/I_{REF} са отместени в дясното от идеалното отношение 1. Това се дължи на асиметрията (макар и минимална) между стойностите на правовите напрежения и модулацията на дължината на канала на n-MOS и p-MOS транзисторите.

Модифициране на схемата. Анализът на уравнение (6) показва, че за избягване на систематичното отместяване на средната стойност на I_{in}/I_{REF} от 1 е необходимо отношението β_P/β_N да се намали. За целта β_P се променя на $25\mu A/V^2$, а β_N остава $75\mu A/V^2$ (т.е. транзисторите са с минимални размери). Новите изчисления се извършват нагълно автоматично в съставената вече таблица (само в две клетки ръчно се променят стойностите). Получените резултати са: $I_{in}/I_{REF} = 1.00003 \pm 0.551\%$ и $std(I_{in}/I_{REF}) = 0.00184$.

Новите резултати са значително по-добри от предишните. Хистограмата им е показана на фиг.2. Тя е почти симетрична спрямо идеалната стойност на отношението 1 и има повишена точност спрямо предишния случай. Следователно новите стойности на β_N и β_P ще бъдат предпочетени като начални при понататъшното проектиране на схемата.

V. Заключение

В статията е представена методология за предварителна оценка на стабилността на изходните параметри при проектиране на CMOS интегрални схеми. Оценката се получава с използване на метода Монте Карло, като за изчисление на стойностите на изследвания изходен параметър, при различните комбинации от стойности на входните променливи, се използва предварително дефиниран аналитичен модел на схемата. Описани са: основните параметри от електрическия модел на CMOS транзисторите, зависимостта им от вариациите на технологичния процес и наличието на корелация между тях. Разгледани са основните етапи при предварителната оценка на изходните параметри на схемите. Представен е пример за оценка на стабилността на тока на превключване на CMOS токов компаратор.

Положителна страна на представената методология е възможността за праста реализация на изчислителните процедури с масово разпространени програми (Excel, DaDisp, Mathcad, и др.); универсалността на разработените приложения; повишенната скорост и ефективност на анализите.

Получените резултати могат да намерят приложение в учебната, научно-изследователската и проектантската дейност.

VI. Литература

1. Финчлер, Дж.К., К.Найтингел. Машинное проектирование электронных схем. пер. с англ., М.:Высш. шк.,1985.
2. Вълков, С.А. Анализ и синтез на интегрални схеми. С., Техника, 1977.
3. Michael, Ch.,Ch. Abel, M. Ismail. SMOS: A CAD compatible statistical model for analogue MOS IC simulation. Int. J. of circuit theory and applications, vol. 20, pp. 327-348, 1992.
4. Ismail, M., T. Fiez. Analog VLSI: Signal and Information Processing. McGraw-Hill, Inc., 1994.
5. Current, K. W., Current-Mode CMOS Multiple-Valued Logic Circuits. IEEE Journal of Solid-State Circuits, Vol. 29, № 2, Feb. 1994.