

УСТРОЙСТВО ЗА ПРЕВКЛЮЧВАНЕ НА НАПРЕЖЕНИЕ

ВЛАДИМИР МАРИНОВ ПЕТКОВ
ТУ - ВАРНА

Устройството за превключване на напрежение е разработено за двойно-интегриращ преобразувател на напрежение в честота /ПНЧ/, превъзходящ по точност широко разпространените в измервателната техника преобразуватели на напрежение във временен интервал. Точността на ПНЧ зависи в голяма степен от точността на количеството електричество на превключванията му, с честота та на изходния сигнал, опорен импулс, разреъждащ интегратора. Обратно, по точността на АЦП с ПНЧ може да се съди за точността на превключваните нива и количеството електричество на опорния импулс, т.е. на устройството, с което се реализира това превключване.

Високата точност на устройството за превключване на напрежителни нива, заедно с голямата им скорост на превключване, типична за приложената цифрова интегрална схема, правят качеството "точност по скорост на превключване" максимално в сравнение с известните спосobi. Това разширява възможните области на приложение на предлаганото устройство. С него може да се създават и бързодействащи /паралелни/, и бавнодействащи /последователни/ цифро-аналогови преобразуватели с по-висока разрядност от съществуващите.

Устройството може да се приложи и в точни генератори на цифрови и аналогови /функционални/ сигнали, в точни делители на напрежение, работещи на принципа интегриране на импулси с точна ампер-секундна площ, в точни модулатори ШИМ и ФИМ, и навсякъде където е необходимо превключване на напрежителни нива с висока точност и голямо бързодействие.

Устройството е възможно да бъде произвеждано по интегрална технология, заедно с други цифрови и аналогови елементи на електрониката в един кристал.

Известните електронни устройства за бързо и точно превключване на напрежителни нива са напрежителен електронен ключ, а също цифрова логическа схема /ЦЛС/, от който и да е тип и модификация.

Недостатъците на един напрежителен ключ са свързани с неточност на превключваното ниво и с понижената му скорост на превключване, в сравнение с управляващия импулс.

Понижената точност на превключваното от напрежителния ключ ниво се дължи на крайното му и температурно-зависимо съпротивление във включено положение, на ненулевите му утечни токове - в изключено положение и на проникването по капацитивен път на заряди от управляващата верига на ключа в управляемата. Намалената скорост, с която се превключва напрежителния ключ, в сравнение с управляващия му импулс, се дължи на

необходимостта от време за презареждане на междуелектродните му капацитети до високите превключвани нива със сравнително малките презареждащи токове.

Недостатъкът на една ЦЛС, използвана като превключващо напрежителни нива устройство, е свързан със зависимостта на нивата й от захранващите напрежения, натоварването, температурата и времето. Друг недостатък на ЦЛС е невъзможността, да се променя амплитудния й размах, без влошаване или дори нарушила не на нормалната й работа. Последният недостатък е несъществен ако използваното превключващо ниво е с постоянен размах, кое то е налице в повечето случаи на изброените приложения.

Блоковата схема на устройството за превключване на напрежение е дадена на приложената фигура. То се състои от ЦЛС 1, съдържаща най-малко три логически елемента 2, 3, 4 (или управляеми изходи), от които 2 е превключвател (ключов), 3 е в статично единично положение, 4 - в статично нулево положение, от блоковете 5 и 8 за динамично регулиране на изходното превключвателно ниво, от блоковете за статичното му регулиране 6 и 7 и от операционните усилватели 9 и 10.

Устройството за превключване на напрежение работи по следния начин:

Когато на управляемия вход на ЦЛС 1, който е вход и на блоковете 2, 5 и 8, постъпи цифрова нула, в изхода на блок 2 се установява цифрова (превключвателна или още динамична) единица, която постъпва на входовете на блокове 8 и 5, първият от които не пропуска, а вторият пропуска и запомня нивото на динамичната единица към входа на блок 9, на входа на който постъпва и нивото на статичната единица от блок 3 чрез блок 6.

Блок 9 сравнява нивото на динамичната единица, което е определящото, с нивото U_0 и регулира $+U_{cc}$ на блок 1, докато двете нива се изравнят с точност до статизма на блок 9. В същото време $-U_{cc}$ на блок 1 се подава от изхода на блок 10, с който се сравняват статичната нула, постъпваща на входа му чрез блок 7 от блок 4, с нивото на масата, докато двете нива се изравнят с точност до статизма на блок 10.

Когато на управляващия вход на блок 1 и входовете на блоковете 5 и 8 постъпи цифрова единица, в изхода на блок 2 се установява цифрова нула, блок 5 не пропуска, а блок 8 пропуска и запомня нивото на динамичната нула към входа на блок 10, на който постъпва за сравнение с нивото на масата, заедно с нивото на статичната нула чрез блок 7 от изхода на блок 4.

Блок 10 сравнява нивото на статичната нула и на пропуснатата, и запомнена динамична нула, което е определящото, с нивото на масата и изменя $-U_{cc}$ на блок 1, докато двете нива (динамичното и на масата) се изравнят с точност до статизма на блок 10.

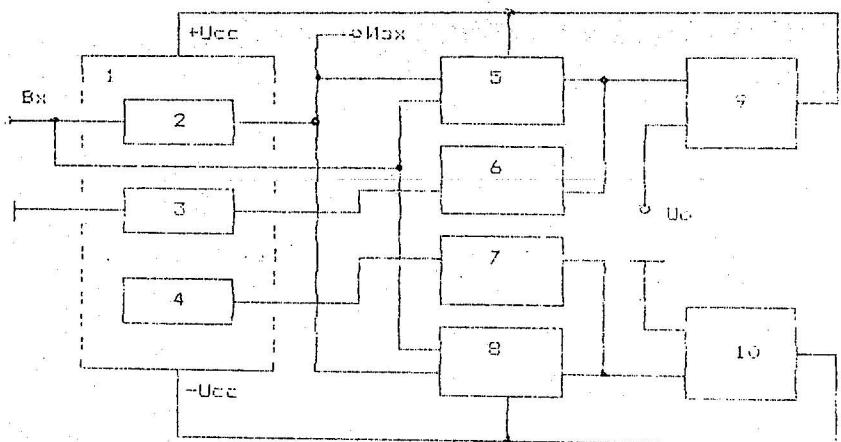
Точността на цифрово превключваните нива в изхода на блок 2 на ЦЛС 1 се осигурява от двойната отрицателна обратна

връзка осъществена поотделно и по еднакъв начин за единичното и за нулевото превключвани нива. Едната от обратните връзки регулира превключваните нива опосредствано - чрез регулиране на постоянните (статичните) изходни нива на блокове 3 и 4, които са на един кристал с блок 2 и имат с него общо захранване. При еднакви условия на натоварване за трите блока 2, 3 и 4 разликите в изходните им нива (единичното на блок 2 с блок 3 и нулевото на блок 2 с блок 4) се дължат на технологично обусловени разлики в геометрията им върху кристала и нехомогенност на полупроводника, водещи до разлики между превключваните нива и статичните от порядъка на няколко миливолта и дрейф от 5 до 40 mV/oC (за стандартната ТТЛ), което съответства на точността на един не много добър ОУ. Горните разлики се сумират с остатъчното входно напрежение на блок 9(10) и неговия дрейф и биха определяли грешките на устройството като цяло, ако не се използва втората отрицателна обратна връзка. Тя действа импулсно-запомнящо и се осъществява чрез пряко включване входа на съответния блок 9(10) чрез блока за динамично регулиране 5(8) към изхода на блок 2, чийто превключвани нива се регулират пряко от ОВ. Това се реализира с управляемите чрез входа и изхода на блок 2 блокове 5 и 8, първият от които пропуска само сигнала "единица", а вторият - "нула" към входа, съответно на блок 9 и 10, като величината на регулиращите сигнали от блоковете 5 и 8 е повече от сто пъти по-голяма от тази на блокове 6 и 7, което ги прави определящи при сравнението на динамичната и статична единици (нули) със съответните опорни нива, подавани на неинвертиращите входове на блокове 9 и 10. Сравнението на всяко динамично ниво с опорното му се реализира пряко за времето, когато изходът на блок 2 е превключчен на това ниво. По този начин се осигурява точност на нивото зависеща вече само от входното остатъчно напрежение и дрейфа му на блок 9(10), които може да се избират според изискваната точност на превключваните нива.

През времето когато блок 5(8) не е включен към изхода на блок 2 (зашото нивото на последния е нулево (единично), стойността на динамичната "единица" ("нула") се "помни" в блок 5(8) и определя отново величината на сигнала, с който се сравнява съответното опорно ниво. Изменението на запомнените сигнали от действието на входните токове на блокове 9 и 10 и на токовете на блокове 6 и 7, поради наличието на статичната ОВ, води до грешка на грешката и то само в момента на включването на динамичната ОВ. Продължителността на преходните процеси е съизмерима с фронтовете на цифровия сигнал, поради нишожните нива, които се дорегулират след превключването.

Високата точност, малкият дрейф от температурата и времето, и нишожната зависимост от захранващите напрежения и натоварването на така регулираните нива, които се превключват

е следствие от точността и стабилността на опорните нива и на входните характеристики на двата ОУ, и на предложената структурна схема на регулиране, при която се реализират едновременно две ОВ за всяко от двете регулирани нива - статична, действаща чрез сигналите на елементите на цифровата логическа схема в статично положение и импулсно-запомняща, чийто сигнали са определящи при регулирането на съответното изходно ниво и се вземат от превключвания изход на цифровата логическа схема.



Фиг. 1